

Docket No.: 0630-1839P
Applicant: KISUL CHO
BSK.B (703) 2058000
(Filed 12-10-03 w/newappln)



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2002-0088466
Application Number

출원 년 월 일 : 2002년 12월 31일
Date of Application DEC 31, 2002

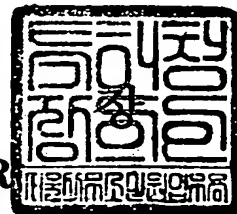
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 03 월 27 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0086
【제출일자】	2002.12.31
【국제특허분류】	G02F 1/13
【발명의 명칭】	액정표시장치와 그 리페어 방법
【발명의 영문명칭】	LIQUID CRYSTAL DISPLAY DEVICE AND REPAIR METHODE OF THE SAME
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	박장원
【대리인코드】	9-1998-000202-3
【포괄위임등록번호】	1999-055150-5
【발명자】	
【성명의 국문표기】	조기술
【성명의 영문표기】	CH0,Ki Sul
【주민등록번호】	710408-1792816
【우편번호】	730-772
【주소】	경상북도 구미시 옥계동 에덴아파트 111동 405호
【국적】	KR
【발명자】	
【성명의 국문표기】	김성범
【성명의 영문표기】	KIM,Sung Bum
【주민등록번호】	681121-1682716
【우편번호】	718-830
【주소】	경상북도 칠곡군 석적면 남울리 710 우방신천지아파트 202동 403호
【국적】	KR

【발명자】**【성명의 국문표기】**

박민중

【성명의 영문표기】

PARK, Min Jong

【주민등록번호】

750125-1226136

【우편번호】

718-833

【주소】

경상북도 칠곡군 석적면 중리 부영아파트 104동 710호

【국적】

KR

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 다
라인 박장
원 (인)

【수수료】**【기본출원료】**

20 면 29,000 원

【가산출원료】

2 면 2,000 원

【우선권주장료】

0 건 0 원

【심사청구료】

0 항 0 원

【합계】

31,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 액정표시장치의 단위 화소에 불량이 발생한 경우, 불량을 개선하기 위한 것으로서 특히 스토리지 온 커몬(storage on common)구조의 액정표시장치의 단위 화소에 불량 발생하여 점 결함이 발생 할 경우, 단위 화소를 암점화(black point)화 하기 위하여 게이트 라인과 화소전극 간에 전기적 접속이 가능하도록 게이트 라인의 측면으로 돌출 전극부를 형성하여 화소전극과 오버랩 되도록 한 것으로 화소에 불량 발생 할 경우, 게이트 라인의 상기 측면 돌출 전극부와 화소전극 간에 용접(welding)을 시킴으로서 불량화소를 항상 암점화시키는 것을 특징으로 하는 단위 화소 불량개선을 개선한 구조에 관한 것이다.

【대표도】

도 7

【색인어】

단위 화소, 점 결함, 암점화

【명세서】

【발명의 명칭】

액정표시장치와 그 리페어 방법{LIQUID CRYSTAL DISPLAY DEVICE AND REPAIR METHODE OF THE SAME}

【도면의 간단한 설명】

도 1은 종래의 액정표시장치의 TFT어레이 기판의 개략적 평면도

도 2는 종래의 스토리지 온 커먼 구조를 갖는 TFT어레이 기판내의 단위 화소를 나타내는 단면도

도 3은 종래의 스토리지 온 커먼 구조의 박막트랜지스터의 단면도.

도 4는 종래의 스토리지 온 커먼 구조의 박막트랜지스터의 보존 축전기를 나타내는 단면도.

도 5는 본 발명의 액정표시장치의 액정패널의 동작을 나타내는 개략적 단면도.

도 6은 본 발명의 TN모드 액정표시장치의 동작을 나타내는 개략도.

도 7은 본 발명의 액정표시장치의 TFT어레이 기판내의 단위 화소의 구조를 나타내는 단면도.

도 8은 본 발명의 다른 실시예에 의한 액정표시장치의 TFT어레이 기판내의 단위 화소의 구조를 나타내는 단면도.

***** 본 발명의 중요부분에 대한 도면 부호의 설명 *****

502:데이터 배선

504: 게이트 배선

503:스토리지 배선

510: 게이트 전극

512:드레인 전극

516:접촉 홀

700:게이트 리턴던시 도전 패턴

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <14> 본 발명은 액정표시장치의 점 결함(point defect)을 해결하기 위한 것으로서 특히 스토리지 온 커먼(storage on common)방식의 액정표시장치의 점결함을 개선하기 위한 것에 관한 것이다.
- <15> 액정표시장치는 통상 횡방향으로 서로 평행하게 배열된 다수의 게이트 배선과 상기의 게이트 배선과 서로 직교하고 종 방향으로 배열된 다수의 데이터 배선과 상기 게이트 배선과 데이터 배선의 교차점에 형성되면서 매트릭스 형태로 분포하는 다수의 박막트랜지스터를 포함하는 하부 TFT어레이 기판과, 하부의 TFT어레이 기판의 단위 화소와 일대일 대응되는 다수의 컬러필터가 구성되어 있는 상부 컬러필터 기판과, 상기 TFT어레이 기판과 상기 컬러필터 기판 사이에 충진되어 있는 액정을 포함하여 구성된다.
- <16> 도 1을 통하여 상기의 하부 TFT어레이 기판의 구조와 동작을 살펴본다.
- <17> TFT어레이 기판(100)은 기판위에 횡방향으로 형성된 다수의 게이트 배선(4)과 상기 게이트 배선(4)과 직교하고 종방향으로 배열된 다수의 데이터 배선(2)과, 상기 게이트 배선(4)과 데이터 배선(2)의 교차점에 형성되는 박막트랜지스터(T)와,

게이트 배선과 데이터 배선의 교차에 의해 형성되는 단위 화소 영역에 형성되는 화소 전극(14)과 일정시간동안 데이터 배선으로부터 인가된 신호를 유지시키기 위한 보존 축전기(미도시)를 포함하여 구성된다.

- <18> 액정표시장치에 상기의 보존 축전기를 형성하는 방법에는 보통 스토리지 온 게이트(storage on gate) 방식과 스토리지 온 커먼(storage on common)방식이 있다.
- <19> 스토리지 온 게이트 구조의 경우에는 스토리지 커패시터가 게이트 배선들의 일정한 영역에 형성되고, 스토리지 온 커먼 구조의 경우에는 액정 셀 내에 별도의 스토리지 배선들을 형성하고, 그 스토리지 배선들의 일정한 영역에 스토리지 커패시터가 형성된다.
- <20> 상기 스토리지 온 커먼 구조를 갖는 액정 표시장치에 대해서 첨부한 도면을 참조하여 상세히 설명하면 다음과 같다.
- <21> 도 2 는 스토리지 온 커먼 구조를 갖는 액정표시장치의 단위 화소에 대한 박막트랜지스터 어레이 기판의 평면구조를 보인 예시도이다.
- <22> 도 2 을 참조하면, 기판 상에 게이트 배선들(4)이 일정하게 이격되어 행으로 배열되고, 데이터 배선들(2)이 일정하게 이격되어 열로 배열된다. 따라서, 게이트 배선들(4)과 데이터 배선들(2)은 매트릭스 형태로 배열된다. 이때, 액정 셀들은 데이터 배선들(2)과 게이트 배선들(4)의 교차부 마다 정의되며, 각각의 액정 셀에는 박막 트랜지스터(TFT)와 화소전극(14)이 구비된다. 그리고, 게이트 배선들(4) 사이에 게이트 배선들(4)과 일정하게 이격되고, 게이트 배선들(4)과 평행하게 배열되는 스토리지 배선들(3)이 구비된다.

- <23> 상기 박막트랜지스터(TFT)는 상기 게이트 배선(4)의 소정의 위치에서 이전단 게이트 배선(4)의 방향으로 연장되어 형성된 게이트 전극(10)과, 상기 데이터 배선(2)의 소정의 위치에서 연장되어 상기 게이트 전극(10)과 소정의 영역이 오버-랩되는 소스 전극(8)과, 상기 게이트 전극(10)을 기준으로 소스 전극(8)과 대응하는 위치에 형성된 드레인 전극(12)으로 구성된다. 따라서, 박막 트랜지스터(TFT)는 게이트 배선(4)과 데이터 배선(2)의 교차점 부근(즉, 액정 셀의 좌하부 모서리)에 형성된다.
- <24> 그리고, 상기 화소전극(14)은 상기 박막 트랜지스터(TFT)가 형성되지 않은 액정 셀의 전체 영역에 형성되며, 상기 박막 트랜지스터(TFT)의 드레인 전극(12) 상에 형성된 드레인 콘택홀(16)을 통해 드레인 전극(12)과 전기적으로 접촉된다.
- <25> 따라서, 상기 액정 셀의 스토리지 배선들(3)이 형성된 영역에서 상기 화소전극(14)과 스토리지 배선들(3)이 절연막(도면상에 도시되지 않음)을 사이에 두고 오버-랩되어 스토리지 커패시터(18)로 기능한다.
- <26> 한편, 도3는 상기 도2의 I-I'선을 따라 절단한 단면도로서, 이를 참조하여 박막 트랜지스터(TFT)의 단면구조를 상세히 설명하면 다음과 같다.
- <27> 도3를 참조하면, 기판(1) 상에 게이트 전극(10)이 패터닝되고, 그 게이트 전극(10)을 포함한 기판(1)의 전면에는 게이트 절연막(30)이 형성된다. 이때, 게이트 전극(10)은 상기 게이트 배선(4)이 패터닝될 때, 소정의 위치에서 일측방향으로 연장되어 있다.
- <28> 그리고, 상기 게이트 전극(10) 상의 게이트 절연막(30) 상부에는 비정질 실리콘으로 이루어진 반도체층(32)과, 인(P)이 고농도로 도핑된 n+ 비정질 실리콘으로 이루어진 오믹접촉층(34)이 적층된 액티브층(36)이 형성된다.

- <29> 그리고, 상기 액티브층(36) 상부에 소스 전극(8)과 드레인 전극(12)이 일정하게 이격되어 대향하도록 패터닝된다.
- <30> 상기 소스 전극(8)과 드레인 전극(12)이 이격되는 영역의 반도체층(32) 상부에 형성된 오믹접촉층(34)은 소스 전극(8)과 드레인 전극(12)의 패터닝 과정에서 제거된다. 이때, 오믹접촉층(34)이 제거되어 노출된 반도체층(32)은 박막 트랜지스터의 채널영역으로 정의된다.
- <31> 그리고, 상기 소스 전극(8)과 드레인 전극(12)을 포함하여 노출된 기판(1)의 전면 에 보호막(38)이 형성된다. 이때, 보호막(38)은 SiNx 또는 SiO_x 등과 같은 무기 절연막이 적용될 수 있으며, 액정 표시장치의 개구율을 향상시키기 위하여 유전율이 낮은 벤조사이클로부텐, 스핀-온-글래스 또는 아크릴과 같은 유기 절연막을 적용할 수 있다.
- <32> 그리고, 상기 보호막(38) 상에는 드레인 전극(12)의 일부를 노출시키는 드레인 콘택홀(16)이 형성된다.
- <33> 그리고, 상기 보호막(38) 상부에 화소전극(14)이 형성되며, 상기 드레인 콘택홀(16)을 통해 화소전극(14)과 드레인 전극(12)이 전기적으로 접촉되도록 패터닝된다.
- <34> 도 4는 상기 도2의 II-II' 선을 따라 절단한 단면도로서, 이를 참조하여 스토리지 커패시터의 단면구조를 상세히 설명하면 다음과 같다.
- <35> 도 4를 참조하면, 기판(1) 상에 스토리지 배선(3)이 패터닝되고, 그 스토리지 배선(3)을 포함한 기판(1)의 전면에는 게이트 절연막(30)이 형성된다. 이때, 스토리지 배선(3)은 상기 게이트 배선(4)이 패터닝될때, 화소영역에서 게이트 배선(4)과 일정하게 이격되고, 게이트 배선(4)과 평행하게 형성된다.

- <36> 그리고, 상기 게이트 절연막(30)의 상부에 보호막(38)이 형성된다. 이때, 보호막(38)은 도3의 단면구조에서 형성된 보호막(38)과 동일한 층이다.
- <37> 그리고, 상기 보호막(38)의 상부에 스토리지 배선(3)과 일정한 영역이 오버-랩되는 화소전극(14)이 형성된다.
- <38> 상기 도 2 및 도 4의 예시도에 도시한 스토리지 커패시터의 경우에는 스토리지 배선(3)과 화소전극(14)이 게이트 절연막(30)과 보호막(38)을 사이에 두고 오버-랩되어 있다.
- <39> 게이트 신호는 게이트 배선마다 신호를 인가하여 인가되는 게이트 배선에 형성된 TFT의 채널을 턴-온시키고 턴-온되어 있는 동안 데이터 신호가 TFT에 인가되어 액정을 구동할 수 있게 한다. 화소전극에 인가된 전압은 하부에 위치하는 스토리지배선과 함께 보존 축전기를 형성한다.
- <40> 상기 보존 축전기는 화소 전극에 신호가 인가되지 않는 동안 신호를 유지시키는 역할을 수행한다.
- <41> 그런데, 단위 화소에 제조 공정중 발생하는 파티클 등에 의해 단위 화소에 불량 발생하여 전상적인 구동을 할 수 없는 경우가 발생한다.

【발명이 이루고자 하는 기술적 과제】

- <42> 본 발명은 스트리지 온 커먼 방식을 채용하는 액정표시장치에서 단위 화소에 휘점 불량등의 점 결함이 발생한 경우, 상기의 점 결함을 수리하는 대신 점 결함이 발생한 화소를 작동하지 못하게 함으로서 화면에 불량화소로 인한 화질 저하를 방지하는 것이다. 특히, 휘점 불량등의 점 결함은 미세한 결함으로 화면의 디스플레이 특성에 큰 영향을 주

지는 않는다. 그러므로, 불량이 발생한 화소를 암점화 시킴으로서 불량화소에 의한 디스플레이 특성 저하를 방지하기 위한 것을 목적으로 한다.

【발명의 구성 및 작용】

- <43> 상기의 목적을 이루기 위해 본 발명은 TFT어레이 기판위에 단위 화소마다 화소전극과 오버랩되는 리던던시(redundancy) 패턴을 구비하는 게이트 배선과, 상기 게이트 배선과 직교하는 다수의 데이터 배선과, 상기 게이트 배선과 데이터 배선의 교차에 의해 형성되는 단위 화소 영역 내에 형성되는 화소전극과, 상기 게이트 배선과 데이터 배선의 교차점에 형성되는 매트릭스 형태로 분포하는 박막트랜지스터를 구비하는 것을 특징으로 한다.
- <44> 본 발명은 단위 화소에 휘점 불량이 발생했을 때 휘점 불량이 발생한 단위 화소의 화소전극과 상기의 게이트 배선에 형성되고 화소전극과 오버랩 되어있는 리던던시 도전 패턴을 레이저등에 의해 용접하는 것을 특징으로하는 불량화소 수리방법을 제공한다.
- <45> 먼저 본 발명은 노트북 컴퓨터등과 같이 노말리 화이트 모드를 사용하는 액정표시장치의 점 결함을 수리하기 위한 방법이다.
- <46> 액정표시장치에는 보통 노말리 화이트 모드(nomally white mode)와 노말리 블랙모드(nomally black mode)의 액정 표시장치가 있다.
- <47> 노말리 화이트 모드 액정표시장치는 단위 화소에 신호가 인가되지 않았을때 액정표시장치의 백 라이트로부터 발진하는 빛이 액정 패널의 상부 컬러필터 기판과 하부 TFT어레이 기판의 외곽에 위치하고 서로 대향하는 편광판과, 상기 컬러필터 기판과 TFT어레이

기판사이에 충진된 액정층을 통과하여 밝은 상태를 보이는 액정표시장치의 일 형태이다.

<48> 노말리 화이트 모드 액정표시장치는 상기에서 언급한 바와 같이 단위 화소에 신호가 인가되지 않을때는 화이트 상태이며, 단위 화소에 신호가 인가되면 액정을 구동하여 단위 화소를 블랙상태로 만든다.

<49> 노말리 블랙 모드의 액정표시장치는 상기의 노말리 화이트 모드 액정표시장치와 반대의 동작특성을 보인다.

<50> 즉, 단위 화소에 신호가 인가되지 않을 때에는 백 라이트로부터 발진한 빛이 컬러필터 기판및 TFT어레이 기판의 양측으로 대향하여 위치하는 편광판과, 상기 컬러필터 기판 및 상기 TFT 어레이 기판사이에 충진된 액정층을 통과하지 못하고 화소는 블랙상태를 나타낸다. 이때 상기 블랙 모드의 액정표시장치에 전압이 인가되면 액정이 구동하여 빛을 통과 할 수있게 한다.

<51> 도 5를 참고하여 본 발명의 노말리 화이트 모드의 액정표시장치의 동작을 상세히 설명한다.

<52> 본 발명의 액정표시장치는 TFT어레이 기판(540) 외측에 위치하는 제 1편광판(500)과, 다수의 게이트 배선과 데이터 배선이 서로 교차하면서 매트리스 형상으로 배열되어 있는 TFT어레이 기판(540)과, TFT어레이 기판의 단위 화소에 일대일 대응하는 컬러필터층을 포함하는 컬러필터 기판(550)과, 컬러필터기판의 외측에 위치하는 제 2 편광판(530)과, 상기 TFT어레이 기판(540)과 컬러필터 기판(530)사이에 충진되어 있는 액정(560)으로 구성되는 액정 패널을 구비한다.

- <53> 상기의 액정은 액정 장축의 유전율이 액정 단축의 유전율보다 작은 네가티브 (negative) 액정이다.
- <54> 네가티브 액정은 전계가 액정에 인가 될때 액정의 장축이 전계 방향과 평행하도록 배열하려는 성질을 가진다. 전계가 인가되지 않을 때에는 액정은 그 장축이 편광판의 놓인 방향과 평행하게 배열되어 있다.
- <55> 상기 제 1 편광판(500)과 제 2 편광판(530)은 그 편광 방향이 서로 수직하도록 배열되어 있다.
- <56> 상기의 액정 패널의 제1 편광판(500)외측으로 존재하는 백 라이트(미도시)에 의해 빛이 발진하면 발진된 빛은 제1 편광판(500)에 의해 편광되고 액정층(560)을 통과하여 제 2편광판(530)에 이르게 된다. 이때, 액정이 편광판과 평행하게 배열되어 있으면 액정은 편광된 빛에 위상차를 발생시켜 제 1 편광판을 통과한 빛이 제 2편광판을 통과할 수 있도록하고, 액정이 편광판의 배열방향과 수직하게 배열되어 있으면 액정은 빛에 위상차를 발생시키지 않음으로 제 1편광판(500)을 통과한 빛은 제2 편광판(530)에 의해 차단되어 블랙상태를 나타낸다.
- <57> 액정의 수평 배열과 수직 배열사이의 정도에 따라 위상차 발생의 정도도 0에서 180도까지 변화한다.
- <58> 상기 도 6에서 보는바와 같이 본 발명의 액정표시장치는 TN(twisted nematic)모로서 액정이 하부에서 상방으로 진행하면서 꼬여있는 구조를 하고 있다.
- <59> 도 6에서와 같이 전압 무인가시 편광판과 평행하게 배열된 액정(560)을 편광된 빛이 통과할때 빛은 위상차가 발생하고 90도회전하여 상부의 제2 편광판(530)을 통과하고,

전계가 인가되어 액정이 편광판에 수직하게 배열한 경우에는 편광된 빛이 액정에 의해 위상차 변동없이 통과하여 상부 제 2편광판(530)을 통과하지 못한다. 제 1편광판(500)과 제2 편광판(530)은 서로 수직하게 배열되어 있기 때문이다.

<60> 액정의 구동은 TFT어레이 기판상의 화소전극과 컬러필터 기판상에 위치한 공통전극 사이의 전계인가에 의해 이루어 진다.

<61> 게이트 배선을 통해 TFT의 게이트 전극에 전압이 인가되면 TFT의 채널층은 턴-온되고 이때 데이터 배선으로부터 기원하는 전압신호가 상기 채널층을 통해 화소전극에 인가된다. 상기 화소전극과 별도의 경로를 통해 전압이 인가되어 있는 컬러필터 기판상의 공통전극 사이에 전계가 형성된다.

<62> 전계의 강도에 따라 액정은 그 회전정도를 달리한다.

<63> 본 발명에서 공통전극에 인가되는 전압은 약 3볼트(Volt)이며 데이터 배선을 통해 화소전극에 인가되는 최대 전압은 5 볼트(volt)이다. 공통전극과 화소전극의 2 볼트의 전압차에 의해 액정은 전계의 수직방향으로 배열된다.

<64> 도 7은 본 발명의 액정표시장치의 TFT어레이 기판상의 화소전극(514)과 오버랩되도록 하는 리턴던시 도전 패턴(700)을 구비하는 게이트 배선(504)과 데이터 배선(502)의 구조를 간략히 나타낸 것이다.

<65> 게이트 배선(504)에 형성되는 리턴던시 도전 패턴(700)은 단위 화소마다 하나이상 형성될 수 있다. 상기의 리턴던시 패턴(700)은 게이트 배선의 양측으로 형성 될 수도 있다.

- <66> 본 발명은 액정표시장치의 제조 과정에서 발생하는 각종 파티클등에 의해 액정 화소가 결함이 발생 할 경우, 결함이 발생한 단위 화소와 게이트 배선을 레이저 등에 의해 화소전극과 상기 리턴던시 패턴을 용접하여 적기적으로 연결시킴으로서 화소전극에 게이트 전압이 인가되게 한다.
- <67> 도 7을 통해 설명하면 노말리 화이트 모드의 본 발명의 TFT어레이 기판은 먼저 게이트 전압이 게이트 전극으로 인가된다. 또한 게이트 전압은 화소전극에 인가된다.
- <68> 화소전극(700)에 인가되는 전압은 약20V의 게이트 전압이다. 화소전극에 인가된 게이트 전압은 컬러필터 기판상의 공통전극과 더불어 액정에 전계를 인가하여 액정을 전계 방향과 평행하게, 즉 편광판의 배열방향과 수직하게 배열한다.
- <69> 상기의 결과, 제 1 편광판 하방에 위치하는 백 라이트에서 발진하는 빛은 제 2 편광판을 통과하지 못하고 화소는 블랙 포인트로 된다.
- <70> 다시말해 제 1 편광판을 통과한 빛은 편광된 빛이며 전계에 의해 편광판의 배열 방향과 평행한 액정은 상기 편광판을 위상차없이 통과시키고 제 1 편광판과 수직한 편광 방향을 가진 제 2 편광판에 의해 차단되어 블랙상태가 된다.
- <71> 게이트 신호는 순차적으로 다음 게이트 배선으로 이동하는데 이때 게이트 신호를 받던 TFT는 이제 신호가 없는 상태가 된다.그러나, 게이트 신호를 다음 게이트 신호가 인가될 때까지 유지시킬 필요가 있는데 이와같은 역할을 화소전극 영역내에 형성되어 있는 캐패시터가 수행한다.
- <72> 본 발명에서는 게이트 전압이 인가되면, 인가된 게이트 전압은 화소전극에 인가되고, 상기 화소전극과 컬러필터 기판의 공통전극과 전기적으로 연결되어 있어 등전위를

유지하는 스토리지 배선은 캐패시터를 구성한다. 게이트 전압이 화소전극에 인가됨으로 화소전극은 20V의 전위이며 스토리지 배선은 공통전극과 등전위 이므로 3V의 전위이다. 그 차인 17V의 전위에 의해 캐패시터가 충전되어 있다.

<73> 게이트 신호가 다음 게이트 배선으로 이동함으로서 화소전극에 전압이 인가되지 않으면 상기 캐패시터에 충전된 전압이 화소전극과 공통전극사이의 전계를 유지한다.

<74> 게이트 배선과 화소전극이 상기 리턴던시 패턴을 통해 서로 연결되어 있으므로 데이터 배선으로부터의 데이터 신호는 상기의 화소에 데이터 신호를 줄수 없다.

<75> 즉, 데이터 신호는 0~5V사이의 전압으로 게이트 배선에 의해 미리 전압이 인가된 화소전극에는 데이터 신호는 무의미하다.

<76> 통상 데이터에서 인가되는 5V와 공통전극 전압과의 차 2V에 의해 액정은 편광판과 수직으로 배열됨으로 본 발명과 같이 게이트 배선과 화소전극이 연결되면 액정에는 항상 14~17V의 전압이 인가되어 항상 액정은 편광판과 수직하게 배열되고 화소는 암점화가 된다.

<77> 본 발명의 목적을 이루기 위한 바람직한 다른 실시예로는 게이트 배선에 리턴던시 도전 패턴을 만드는 대신, 도 8에서와 같이 화소전극(514)의 일측에 리턴던시 패턴(800)을 형성하여 게이트 배선과 오버 랩 시키고 화소에 불량이 발생한 경우 화소전극과 게이트 배선을 용접함으로서 암점화를 이룰 수 있다.

【발명의 효과】

<78> 본 발명과 같이 리턴던시 도전 패턴이 구비된 게이트 배선을 포함하는 스토리지 온 커먼구조의 액정표시장치는 단위 화소에 점 결함이 발생 할 경우, 화소전극과 상기 리턴

던시 패턴을 연결함으로서 불량화소에 항상 전압이 인가되게 하여 액정을 전계 방향과
평행하게 배열함으로 암점이 되게 한다.

<79> 액정표시장치에서 점 결함이 발생했을때 결함이 블랙상태가 되면 화면의 디스플레
이 특성에는 영향이 거의 없게 된다.

【특허청구범위】**【청구항 1】**

단위 화소마다 하나이상의 리던던시 도전 패턴을 구비하고 서로 평행하게 배열되는 다수의 게이트 배선과, 상기 게이트 배선과 수직하게 배열되는 다수의 데이터 배선과, 상기 게이트 배선과 데이터 배선의 교차에 의해 구획되는 단위 화소영역에 형성되는 화소전극과, 상기 화소전극과 오버랩 되고 단위 화소 영역에 형성되는 스토리지 배선을 포함하는 액정표시장치.

【청구항 2】

제 1 항에 있어서, 상기 리던던시 도전 패턴은 상기 화소전극과 오버랩 되어 있는 것을 특징으로하는 액정표시장치.

【청구항 3】

제 1 항에 있어서, 상기 리던던시 패턴은 게이트 배선의 양측으로 형성되어 있는 것을 특징으로 하는 액정표시장치.

【청구항 4】

서로 평행한 다수의 게이트 배선과, 상기 게이트 배선과 수직 교차하여 형성되는 다수의 평행한 데이터 배선과, 상기 게이트 배선과 데이터 배선에 의해 구획되는 단위 화소 영역에 형성되고 리던던시 도전 패턴을 구비하는 화소 전극과, 상기 단위 화소 영역에 형성되면서 화소 전극과 오버랩 되는 스토리지 전극을 포함하는 것을 특징으로하는 액정표시장치.

【청구항 5】

제 4 항에 있어서, 상기 리턴던시 도전 패턴은 상기 게이트 배선과 오버랩 되는 것을 특징으로 하는 액정표시장치.

【청구항 6】

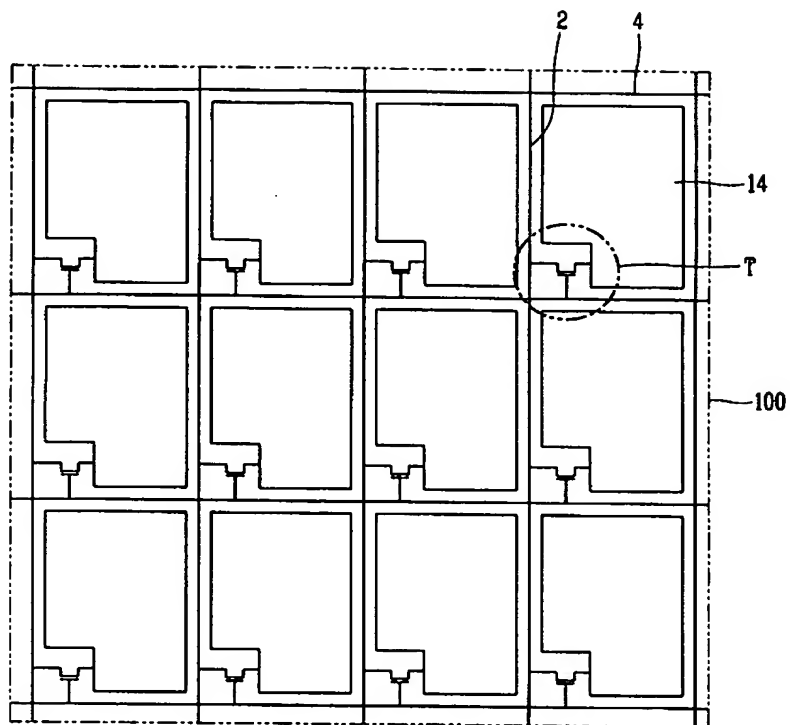
제 5 항에 있어서, 상기 리턴던시 도전 패턴은 상기 화소전극의 양측으로 형성되는 것을 특징으로하는 스토리지 온 커먼 구조의 액정표시장치.

【청구항 7】

리턴던시 도전 패턴을 구비하는 게이트 배선을 형성하는 단계를 포함하는 박막트랜지스터 형성 단계와, 단위 화소 영역에 상기 리턴던시 도전 패턴과 일부가 오버랩 되도록 화소전극을 형성하는 단계와, 서로 오버랩하는 상기 화소전극부와 상기 리턴던시 도전 패턴부를 용접하여 게이트 전압이 화소전극에 인가되도록하는 단계를 포함하는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치의 리페어 방법.

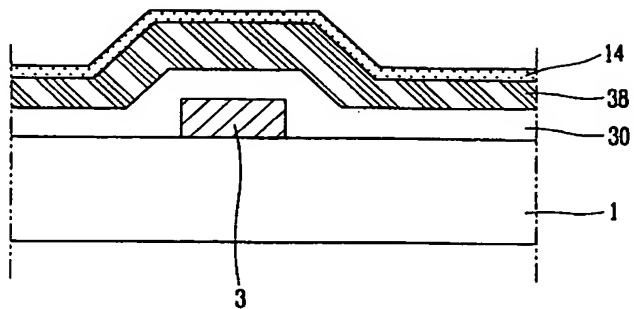
【도면】

【도 1】

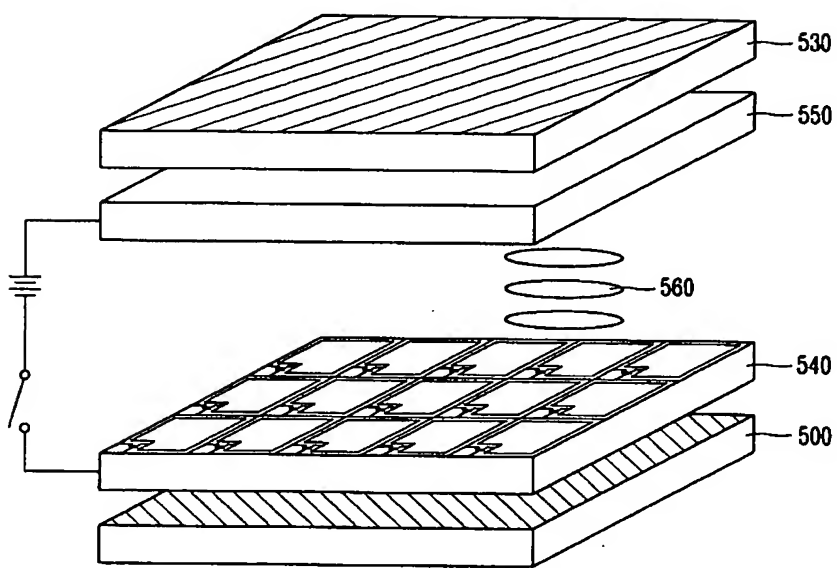


This cross-sectional view shows a semiconductor device with a substrate 1. A trench 10 is formed in the substrate. A layer 30 is deposited on the substrate. A layer 38 is deposited on the layer 30. A trench 16 is formed in the layer 38. A layer 14 is deposited in the trench 16. A layer 12 is deposited on the layer 14. A layer 8 is deposited on the layer 12. A layer 32 is deposited on the layer 8. A layer 34 is deposited on the layer 32. A layer 36 is deposited on the layer 34.

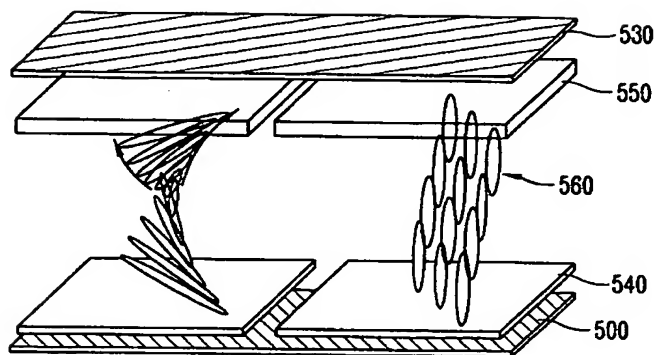
【도 4】



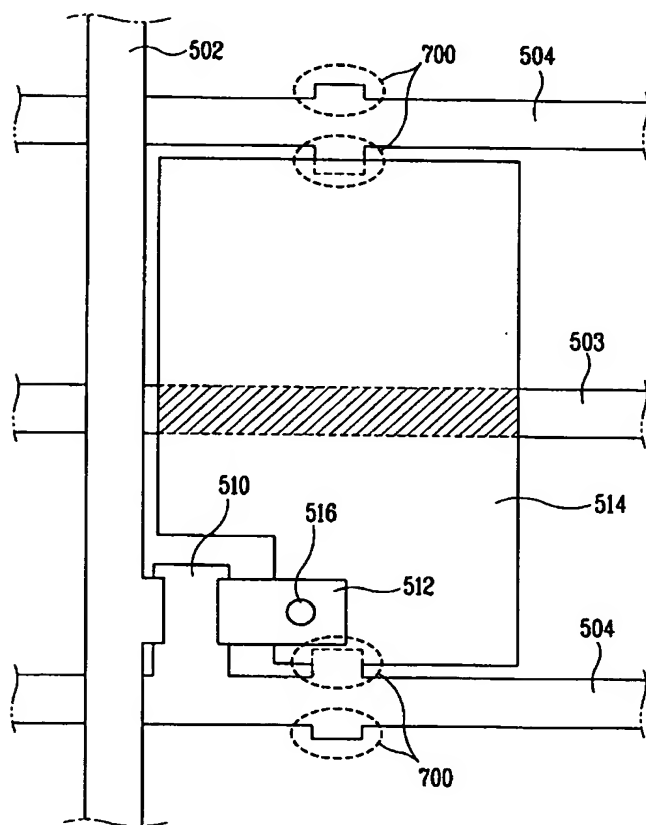
【도 5】



【도 6】



【도 7】



【도 8】

